

澜起科技股份有限公司

投资者关系活动记录表

证券简称：澜起科技

证券代码：688008

编号：2024-021

投资者关系活动类别	<input checked="" type="checkbox"/> 特定对象调研 <input type="checkbox"/> 分析师会议 <input type="checkbox"/> 媒体采访 <input type="checkbox"/> 业绩说明会 <input type="checkbox"/> 新闻发布会 <input type="checkbox"/> 路演活动 <input type="checkbox"/> 现场参观 <input checked="" type="checkbox"/> 其他（电话会议、券商策略会）
参与单位名称	广发基金管理有限公司 汇添富基金管理有限公司 国泰基金管理有限公司 兴证全球基金管理有限公司 工银瑞信基金管理有限公司 招商基金管理有限公司 建信基金管理有限公司 鹏华基金管理有限公司 万家基金管理有限公司 中国人民养老保险有限责任公司 上海东方证券资产管理有限公司 国盛证券股份有限公司 广发证券股份有限公司 华泰证券股份有限公司 中泰证券股份有限公司
时间	2024年10月10日、15日、16日
地点	公司会议室、券商策略会现场，部分通过电话会议形式接待调研。
出席人员	公司董事会秘书傅晓女士等。
投资者关系活动主要内容介绍	一、交流的主要问题及答复 问题1：请介绍一下从DDR4到DDR5世代内存接口芯片的子代迭代和演进情况。

答复：在 DDR4 世代，内存接口芯片一共有四个子代产品，从 Gen1.0、Gen1.5、Gen2.0 到 Gen2plus，每一子代内存接口芯片所支持的最高传输速率在持续上升，最后一个子代产品 Gen2plus 支持的最高传输速率达 3200MT/s。

随着 DDR5 内存技术规格和产品的成熟商用，DDR5 内存技术正在实现对 DDR4 内存技术的更新和替代。从 JEDEC 已经公布的相关信息来看，用于传统 DDR5 内存模组 RDIMM 的内存接口芯片已经规划了五个子代，支持速率分别是 4800MT/s、5600MT/s、6400MT/s、7200MT/s、8000MT/s，预计后续可能还会有 1~2 个子代。同时，为了满足 AI 及高性能计算相关应用对更高带宽内存的需求，JEDEC 规划了新型高带宽内存模组 MRDIMM，目前在研的相关产品可支持的速率为 12800MT/S，预计后续还将迭代升级。

因此，通过不断的技术创新，实现更高的传输速率和支持更大的内存容量将是内存接口芯片行业未来发展的趋势和动力。

问题 2：哪些因素主导 DDR5 内存模组（包括内存接口芯片）的渗透和迭代进度？内存模组行业有哪些新的技术趋势？

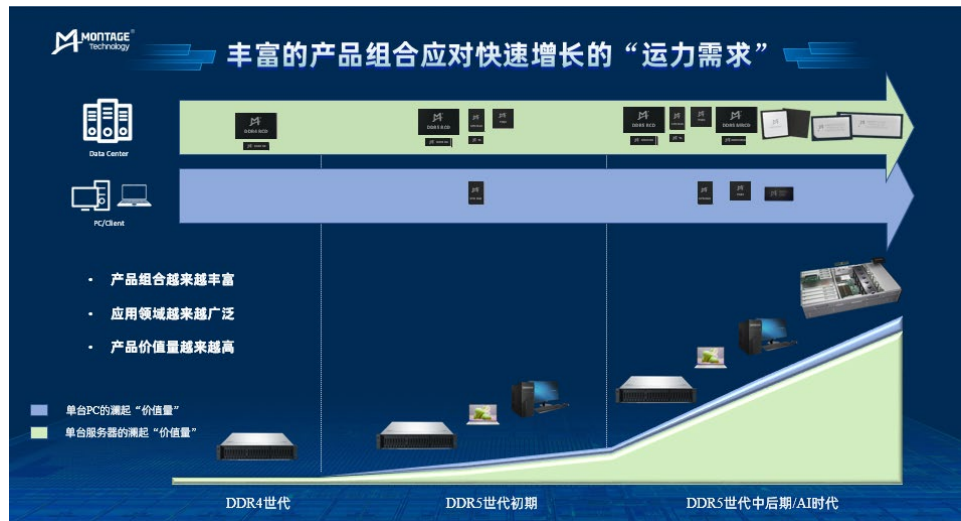
答复：内存模组与 CPU 是计算机的两个核心部件，支持更高速率 DDR5 的 CPU 的持续迭代将推动 DDR5 内存模组的规模使用及更新换代，同时，JEDEC 组织定义内存模组的组成构件、性能指标、具体参数等，使得内存模组的发展有着清晰的技术升级路径。

近两年内存模组行业正经历从 DDR4 世代向 DDR5 世代切换，在服务器端，DDR5 第一子代、第二子代已实现量产，第三子代相关产品已经开始小批量生产，目前，JEDEC 已完成 DDR5 第四子代产品标准制定，并正在制定第五子代产品的标准。同时，基于传输速率的提升或新的产业需求，新的内存模组架构也陆续被 JEDEC 定义并成为国际标准，比如用于服务器的 MRDIMM，以及用于台式机/笔记本电脑的 CUDIMM、CSODIMM、CAMM 等内存模组。

问题 3：请介绍从 DDR4 世代到现在，公司的产品种类、应用领域、价值量的变化情况。

回复：在 DDR4 世代，公司可提供的主要产品为内存接口芯片，应用领域为服务器；DDR5 世代初期，公司可提供的主要产品包括内存接口芯片、内存模组配套芯片（SPD/TS/PMIC）等，应用领域延展至客户端（台式机和笔记本电脑）；当前，公司的产品组合越来越丰富，可提供的产品包括内存接口芯片（包括 RCD 及高带宽内存接口芯片 MRCD/MDB）、内存模组配套芯片（SPD/TS/PMIC）、

PCIe Retimer 芯片、MXC 芯片、CKD 芯片、时钟发生器等，公司的产品组合越来越丰富，应用领域越来越广泛，在单台服务器及单台 PC 里，产品价值量均有大幅提升。



问题4: 近期，某主流CPU厂商发布了支持DDR5 6400内存模组CUDIMM的桌面端CPU平台，请问公司的CKD芯片是否可用于该类型的内存模组？CKD预计什么时候能在下游规模应用？

答复: 公司的时钟驱动器芯片（CKD）可用于CUDIMM/CSODIMM内存模组，其主要作用是对内存模组上的时钟信号进行缓冲再驱动，CKD是JEDEC定义的标准化产品，当DDR5数据速率达到6400MT/s及以上时，CKD芯片将成为PC/笔记本电脑CSODIMM和CUDIMM的标配。

今年CKD芯片的需求主要来源于行业规模试用，尚未开始在下游规模应用。随着支持DDR5-6400内存模组的客户端CPU平台上市，CKD芯片将逐步上量，预计从明年开始在下游规模应用。

问题 5: 请问下半年 DDR5 内存接口芯片整体渗透率以及各个子代迭代进度如何？对内存接口芯片的平均销售价格及毛利率有怎样的影响？

回复: 自今年年初以来，公司内存接口及模组配套芯片需求实现恢复性增长，DDR5 下游渗透率提升且 DDR5 子代迭代持续推进。从 DDR5 整体渗透率来看，预计 DDR5 内存接口芯片出货量将在今年第三季度超过 DDR4 内存接口芯片；从 DDR5 子代迭代进度来看，今年上半年公司 DDR5 第二子代 RCD 芯片出货量已超过第一子代 RCD 芯片，第三子代 RCD 芯片将从今年下半年开始规模出货。

DDR5 渗透率的提升以及子代持续迭代有助于相关产品维系平均销售价格及毛利率。

问题 6: 公司 PCIe Retimer 芯片的进展情况如何?

答复: 受益于全球 AI 服务器需求旺盛以及公司市场份额提升, 公司的 PCIe Retimer 芯片出货量快速增长, 继 2024 年第一季度出货约 15 万颗之后, 第二季度出货约 30 万颗; 根据截至 2024 年 7 月 22 日公司订单情况, 预计第三季度交付的 PCIe Retimer 芯片在手订单数量约为 60 万颗, 环比进一步大幅成长。

问题 7: 请问 PCIe 6.0 Retimer 芯片的产业进度及公司研发进度如何? 除了用在 CPU 与 GPU 的互连上, PCIe Retimer 还有哪些其他应用领域? 公司的竞争力体现在哪些方面?

答复: 行业有观点认为, PCIe 5.0 生态有望持续较长时间, 预计未来两年内仍将占据主导地位。同时, 行业也在积极准备 PCIe 6.0 乃至 7.0 生态。

PCIe Retimer 芯片是未来数据中心领域重要的互连芯片, 可用于 CPU 与 GPU、NVMe SSD、Riser 卡等典型高速外设的互连。随着 PCIe 协议传输速率的持续翻倍, 未来需要用到 PCIe Retimer 芯片的场景会越来越多, PCIe Retimer 芯片的市场规模仍有较大成长空间。

2024 年上半年, 公司 PCIe 6.0 Retimer 芯片关键 IP 的开发及验证取得重大进展, 相关 IP 将应用于公司在研的 PCIe 6.0 Retimer 产品中。公司目前正有序推进 PCIe 6.0 Retimer 芯片的工程研发, 预计年内完成 PCIe 6.0 Retimer 芯片工程样片的流片和样品制备。

在 PCIe 5.0 Retimer 芯片方面, 由于澜起自研该产品核心底层技术 SerDes IP, 因此在产品时延、信道适应能力等方面具有竞争优势, 澜起的产品正在获得越来越多客户及下游用户的认可, 成长态势良好。公司将持续推进 PCIe Retimer 芯片的迭代升级, 尤其是做好核心 IP 的自研, 保持一贯的高质量和高可靠性, 积极拓展市场, 力争在未来的竞争中保持竞争力。

问题 8: 近期支持高带宽内存模组的服务器 CPU 平台已经发布, 请问 MRCD/MDB 的产业进度如何? 公司在这个产品上是否仍保持领先?

答复: 今年 MRCD/MDB 芯片的需求主要来源于行业规模试用, 尚未开始在下游规模应用。因此, MRCD/MDB 芯片的短期需求须进一步观察产业生态及终端

	<p>客户的采购规划。随着支持高带宽内存模组的服务器 CPU 平台上市，将带动 MRCD/MDB 芯片需求的增长，该产品预计从明年开始在下游规模应用。</p> <p>由于一根高带宽内存模组标配 1 颗 MRCD 及 10 颗 MDB 芯片，因此公司在该模组上可提供的芯片价值量较传统 RDIMM 显著增加（传统 RDIMM 搭配 1 颗 RCD 芯片），MRCD/MBD 芯片将为公司带来新的成长空间。根据公开信息及客户反馈，目前全球可以提供 DDR5 第一子代 MRCD/MDB 芯片（支持速率为 8800MT/S）的供应商为两家。澜起牵头制定 MDB 芯片国际标准，研发实力行业领先，多个技术指标（如功耗）较竞争对手具有优势。</p> <p>问题 9：请介绍下新产品时钟发生器芯片的功能、应用以及时钟芯片行业的整体情况。</p> <p>答复：今年上半年，公司完成了时钟发生器芯片（Clock Generator）量产版本的研发，目前处于量产前准备阶段。公司已推出首批可编程时钟发生器芯片系列产品，主要针对存储、算力芯片、交换机等应用场景对高性能时钟的需求。</p> <p>时钟芯片是为电子系统提供其必要的时钟脉冲的芯片，主要包括时钟发生器芯片、时钟缓冲芯片和去抖时钟芯片。时钟发生器是根据参考时钟来合成多个不同频率时钟的芯片，它是时钟芯片的一个重要类别，是数据中心、工业控制、新能源汽车等领域的基础芯片；时钟缓冲芯片是用于时钟脉冲复制、格式转换、电平转化等功能的芯片；去抖时钟芯片是为其他芯片提供低抖动低噪声的参考时钟的芯片。</p> <p>问题 10：时钟芯片未来可能的市场空间，公司对于时钟芯片产品未来的规划。</p> <p>答复：从市场规模来看，时钟芯片是一个相对成熟、空间较大的市场。根据 Market Data Forecast 的数据，2022 年全球时钟芯片的市场规模合计为 20.3 亿美元，预计到 2027 年可达到 30.2 亿美元。</p> <p>在完成首批时钟发生器芯片量产的同时，公司已正式启动时钟缓冲芯片（Clock Buffer）的研发。公司将进一步完善时钟芯片的布局，持续丰富相关产品料号，希望能在不久的将来为客户提供完整的时钟芯片“一站式”解决方案。</p>
<p>是否涉及应披露重大信息的说明</p>	<p>无</p>

附件清单 (如有)	无
--------------	---